

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 63150837 A

(43) Date of publication of application: 23.06.88

(51) Int. Cl. H01J 29/48
H01J 1/30
H01J 3/02

(21) Application number: 61297682

(22) Date of filing: 16.12.86

(71) Applicant: CANON INC

(72) Inventor: SUZUKI AKIRA
TSUKAMOTO TAKEO
SHIMIZU AKIRA
SUGATA MASAO
SHIMODA ISAMU
OKUNUKI MASAHIKO

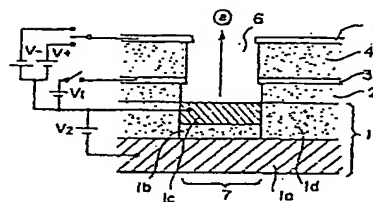
(54) ELECTRON EMITTING DEVICE

(57) Abstract:

PURPOSE: To allow high integration by providing a control electrode on an electron emitting source via an insulating layer and providing a focusing electrode on this electrode via an insulating layer.

CONSTITUTION: An insulating layer 1b and a metal layer 1c are partially laminated on a substrate electrode 1a to form an electron emitting element. The layer 1c is separated from the other region by an insulating region 1d. A control electrode 3 is provided on the region 1d via an insulating layer 2, and a focusing electrode 5 is provided on the electrode 3 via an insulating layer 4. According to this constitution, the ON-OFF of the electrons emitted from the layer 1c is controlled by the electrode 3. In addition, the ON-OFF of the electrons emitted from the layer 1c is controlled by the electrode 5. Accordingly, the electrode 3 and electrode 5 can be integrally manufactured on the same substrate, and high integration is allowed.

COPYRIGHT: (C)1988,JPO&Japio



⑫ 公開特許公報(A)

昭63-150837

⑮ Int. Cl.⁴H 01 J 29/48
1/30
3/02

識別記号

庁内整理番号

A-7301-5C
C-6722-5C
7129-5C

⑯ 公開 昭和63年(1988)6月23日

審査請求 未請求 発明の数 1 (全4頁)

⑰ 発明の名称 電子放出装置

⑱ 特 願 昭61-297682

⑲ 出 願 昭61(1986)12月16日

⑳ 発 明 者	鈴 木 彰	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
㉑ 発 明 者	塚 本 健 夫	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
㉒ 発 明 者	清 水 明	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
㉓ 発 明 者	菅 田 正 夫	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
㉔ 発 明 者	下 田 勇	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
㉕ 発 明 者	奥 貫 昌 彦	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
㉖ 出 願 人	キャノン株式会社	東京都大田区下丸子3丁目30番2号	
㉗ 代 理 人	弁理士 山下 稔平		

明 細 書

1. 発明の名称

電子放出装置

2. 特許請求の範囲

(1) 電子放出源と、この電子放出源の電子放出部に電子放出口が設けられた第1の絶縁層を介して形成された制御用電極と、この制御用電極上に電子放出口が設けられた第2の絶縁層を介して形成された集束用電極とを有する電子放出装置。

(2) 前記制御用電極と前記集束用電極とをマトリクス状に配設し且つ、両電極の交差する位置に前記電子放出部を設けた特許請求の範囲第1項記載の電子放出装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は電子放出装置に係り、特に電子放出源と、制御用電極と、集束用電極とを有する電子放出装置に関する。

〔従来技術〕

電子放出源としては、従来より、PN接合のなだれ降伏を用いたもの、PN接合に順バイアスをかけてP層に電子を注入する方式のもの、薄い絶縁層を金属で挟んだ構造を有するもの(MIM型)、短い高抵抗薄膜に電流を流して電子を放出させる表面伝導型のもの、その他電界放出型等の電子放出素子が種々提案されている。

第3図(A)は、PN接合に順方向バイアスをかけてP層に電子を注入する方式の電子放出素子の模式的説明図であり、第3図(B)は、その概略的な電流-電圧特性を示すグラフである。

同図(A)において、PN接合に順方向のバイアス電圧Vを印加すると、同図(B)に示すような順方向電流Iが流れ、N層からP層に注入された電子の

一部がP層表面から真空中へ放出される。このP層表面には、仕事関数を下げて電子放出量を増加させるためにセシウムC_s等が塗布されている。

第4図はMIM型電子放出素子の概略的構成図、第5図は表面伝導型電子放出素子の概略的構成図である。

MIM型電子放出素子は、金属電極8、絶縁層9および薄い金属電極10が積層された構造を有し、電極8および10間に電圧を印加することで薄い電極10側から電子が放出される。

また、表面伝導型電子放出素子は、絶縁基板11上に電極12および13が形成され、その間に粗い高抵抗薄膜14が形成されている。そして、電圧を電極12および13間に印加することで、高抵抗薄膜14の表面から電子が放出される。

このような電子放出素子を用いた電子放出装置においては、電子放出素子の電子放出口にアイソクルレンズやパイポテンシャルレンズ等の静電型レンズを設け、放出された電子のビームを対象面、例えば蛍光板スクリーン、ウエハ等に集束さ

電極にそれぞれ所定の電圧を印加することにより、各電極ごとに放出された電子の通過量を制御するものである。

なお、制御用電極と集束用電極とをマトリクス状に配設し、且つ両電極の交差する位置に前記電子放出部を設け、両電極に印加する電圧を制御することにより、マルチ型電子放出装置を構成することができる。

〔実施例〕

以下、本発明の実施例について図面を用いて詳細に説明する。

第1図は本発明の電子放出装置の一実施例の構成を説明するための概略図である。

同図において、1は電子放出源であり、基板電極1a上に部分的に厚さ30～100Å程度の絶縁層1b、厚さ20～100Å程度の金属層1cが積層され、MIM型電子放出素子を構成する。絶縁層1b、金属層1cは厚さ50～150Å程度の絶縁領域1dによって他の領域と分離されている。なお、絶縁層1bと絶縁領域1dとは同一材

せている。

〔発明が解決しようとする問題点〕

しかしながら、従来の電子放出装置では、電子ビームの広がりを防ぐための集束用電極を電子放出口に別個に取付けられていたために、位置合せの必要があり、特に電子ビームを複数放出するマルチ型電子放出装置において集束用電極の位置合せが困難であった。

〔問題点を解決するための手段〕

上記の問題点は、電子放出源と、この電子放出源の電子放出部に電子放出口が設けられた第1の絶縁層を介して形成された制御用電極と、この制御用電極上に電子放出口が設けられた第2の絶縁層を介して形成された集束用電極とを有する本発明の電子放出装置によって解決される。

〔作用〕

本発明は、電子放出源上に第1の絶縁層を介して制御用電極を設け、さらにこの制御用電極上に第2の絶縁層を介して集束用電極を設けることにより、両電極を一体化するものであり、加えて両

であつてもよい。7は電子放出源1の電子放出部である。絶縁領域1d上には絶縁層2を介して制御用電極3が設けられ、さらにこの制御用電極3上に絶縁層4を介して集束用電極5が設けられている。制御用電極3及び集束用電極5は電子放出源1の電子放出部7上の電子放出口6に、その一部が露出しており、後述するように電子放出部7から放出された電子は両電極に印加する電圧によって制御される。

基板電極1a、金属層1c、制御用電極3、集束用電極5としてはAl等の金属が用いられ、絶縁層1b、絶縁領域1d、絶縁層2、絶縁層4としてはAl₂O₃等の絶縁物が用いられる。

このような構造の電子放出装置において電子放出源1に電圧V₁を印加すると、絶縁層1bをトンネリングした電子が金属層1cから放出される。放出された電子は、制御用電極3に電圧V₂を印加する場合には加速されて制御用電極3を通過し、電圧V₂を印加しない場合には散逸する。すなわち、制御用電極3によって、放出された電子の

ON-OFF制御がなされる。制御用電極3を通過した電子は、集束用電極5に正電圧 $V+$ を印加する場合に、加速されて集束用電極5を通過し、負電圧 $V-$ を印加する場合に、負電位により散逸される。すなわち、集束用電極5によって放出された電子のON-OFF制御がなされる。なお負電圧 $V-$ の制御により、電子を散逸させず集束させて、電子レンズとして用いることもできる。

上記の作用を有する本発明の電子放出装置は、多数の電子放出源を有するマルチ型電子放出装置に好適に用いられる。

第2図は本発明によるマルチ型電子放出装置の一実施例の構成図である。

同図に示すように、制御用電極 $3_1 \sim 3_4$ と集束用電極 $5_1 \sim 5_4$ とをマトリクス状に交差させて、それぞれの交点の位置に前述した電子放出源の電子放出部を設ける。前述したように、トランジスタ $T_{21} \sim T_{24}$ を制御して所望の制御用電極 $3_1 \sim 3_4$ に電圧 V_1 を印加し、トランジスタ $T_{11} \sim T_{14}$ を制御して所望の集束用電極 $5_1 \sim 5_4$ に負電

点、線、面の電子放出が可能となる。

4. 図面の簡単な説明

第1図は本発明の電子放出素子の一実施例の構成を説明するための概略図である。

第2図は本発明によるマルチ型電子放出装置の一実施例の構成図である。

第3図(A)は、PN接合に順方向バイアスをかけてP層に電子を注入する方式の電子放出素子の模式的説明図であり、第3図(B)は、その概略的な電流-電圧特性を示すグラフである。

第4図はMIM型電子放出素子の概略的構成図である。

第5図は表面伝導型電子放出素子の概略的構成図である。

$V+$ …正電圧、 $V-$ …負電圧、 V_1, V_2 …電圧、1…電子放出源、1a…基板電極、2, 4, 1b, 1d…絶縁層、1c…金属層、3, $3_1 \sim 3_4$ …制御用電極、5, $5_1 \sim 5_4$ …集束用電極。

代理人 弁理士 山下 稔 平

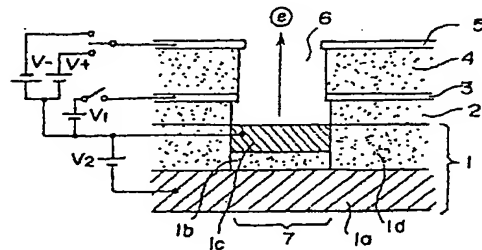
圧 $V-$ 又は正電圧 $V+$ を印加することによって、所望の位置の電子放出部から電子を放出させることが可能となり、点、線、面の電子放出が可能となる。

なお、上記各実施例では、電子放出源としてMIM型電子放出素子を示したが、勿論PN接合のなだれ降伏型、表面伝導型、あるいはPN接合に順方向バイアスをかけて電子を放出するもの等を電子放出源として用いてもよい。

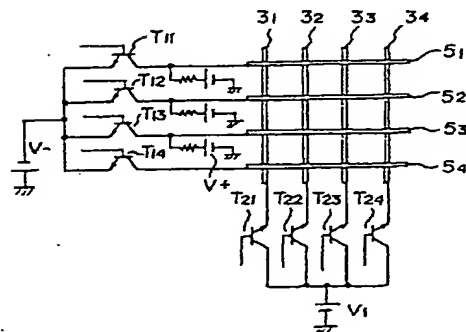
〔発明の効果〕

以上、詳細に説明したように、本発明の電子放出装置によれば、電子放出源上に第1の絶縁層を介して制御用電極を設け、さらにこの制御用電極上に第2の絶縁層を介して集束用電極を設けることにより、両電極を一体化して、同一基板上に作製することが可能となり、高集積化が可能となる。また両電極にそれぞれ所定の電圧を印加することにより、各電極ごとに放出された電子の通過量を制御することが可能となり、複数の電子放出源を有するマルチ型電子放出装置に利用可能となり、

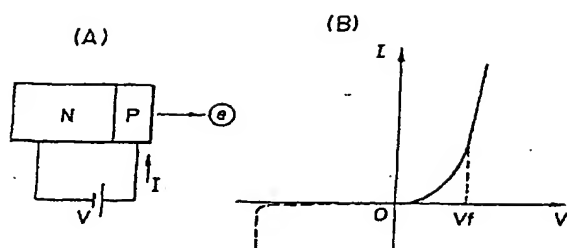
第1図



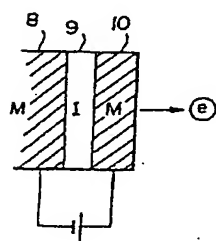
第2図



第 3 図



第 4 図



第 5 図

